

S00P1339US00

Jc714 U.S. PTO
09/711595
11/13/00

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日

Date of Application:

1999年11月12日

願 番 号

Application Number:

平成11年特許願第323051号

願 人

Applicant(s):

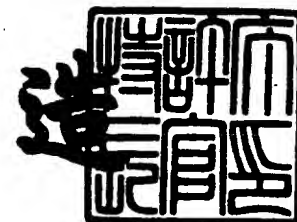
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3073732

【書類名】 特許願

【整理番号】 9900767601

【提出日】 平成11年11月12日

【あて先】 特許庁長官 殿

【国際特許分類】 A61B 05/117

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 篠原 衛

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【連絡先】 知的財産部 0 3 - 5 4 4 8 - 2 1 3 7

【手数料の表示】

【予納台帳番号】 005094

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 指紋認識用半導体装置

【特許請求の範囲】

【請求項 1】

電荷を蓄積する複数個の電極と、

前記電極を被覆する保護膜と、

前記電極の下部に形成され、前記電極のそれぞれに蓄積された電荷を読み出す複数個の半導体素子とを有する指紋認識用半導体装置において、

前記電極と並列した位置に、該電極とは電氣的に独立して且つ前記電極よりも厚さの厚い静電気引き抜き用配線を備えたことを特徴とする指紋認識用半導体装置。

【請求項 2】

前記静電気引き抜き用配線の上面が、前記電極の上面とほぼ同じ厚さだけ前記保護膜で覆われたことを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【請求項 3】

前記静電気引き抜き用配線の上面が、前記電極を覆う保護膜の上面とほぼ同一面でこの保護膜表面に露出していることを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【請求項 4】

前記静電気引き抜き用配線の上部が、前記保護膜の上面から突出して露出していることを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【請求項 5】

前記静電気引き抜き用配線が、接地電位あるいは電源電位に固定されていることを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【請求項 6】

前記電極がマトリクス状に形成されるとともに前記静電気引き抜き用配線が前記電極の間に配置されていることを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【請求項 7】

前記電荷を読み出す複数個の半導体素子として、

前記電極が、ワード線にゲート制御されたトランジスタの一方のソース・ドレイン領域に接続し、前記トランジスタの他方のソース・ドレイン領域がビット線に接続していることを特徴とする請求項 1 に記載の指紋認識用半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は指紋認識用半導体装置に関する。より詳しくは、静電容量式指紋センサとして用いられる指紋認識用の半導体装置に関するものである。

【0002】

【従来の技術】

従来、入退出管理などの用途に利用されることが多かった指紋照合システムは、近年コンピューターネットワーク上のセキュリティーシステムや、携帯端末などにおける本人認証ツールとして注目されてきている。指紋照合システムを用いる指紋検出方法には、光学式検出方や、特開平 4 - 2 3 1 8 0 3 号公報に開示されているような静電容量式検出法がある。

【0003】

静電容量式検出法は、指紋センサの電極との間の静電容量値を検知する方法であり、携帯端末などに搭載するには装置を小型化しやすい静電容量式が有利であるため、静電容量式指紋センサの開発が積極的に進められている。

【0004】

図 4 は、上記の静電容量式指紋センサを構成する指紋認識用半導体装置の断面図である。

センサを構成するトランジスタなどの半導体素子が形成された基板（後述の図 5 参照）に Ti などからなるバリアメタルが形成されている。その上層に、例えばアルミニウムなどからなり、マトリクス状に配置された電荷蓄積電極 5 2 が上記半導体素子に接続するように形成され、さらにパッド電極 5 2 a が電荷蓄積電極 5 2 と同一工程で形成されている。

【0005】

電荷蓄積電極 5 2 およびパッド電極 5 2 a 上を被覆して、パッシベーション膜などの絶縁保護膜 5 3 が形成されており、パッド電極 5 2 a 部分には開口部が形成されている。以上のように、電荷蓄積電極 5 2 がマトリクス状に並べられている領域を指紋認識面とする指紋認識用半導体チップ 5 1 が形成される。

【0 0 0 6】

上記指紋認識用半導体チップ 5 1 が、リード 5 5 を有するリードフレームの不図示のダイパッド上に固定され、パッド電極 5 2 a とリード 5 5 とがワイヤボンディング 5 4 により接続される。

上記指紋認識用半導体チップ 5 1 の指紋認識面（上面）を露出させながら指紋認識用半導体チップ 5 1 とリード 5 5 と接続するワイヤボンディング 5 4 部分が例えば熱硬化樹脂などからなるモールド樹脂 5 6 により封止される。

【0 0 0 7】

次に、指紋認識用半導体装置の動作原理について説明する。

図 5（A）は、指紋認識用半導体装置の半導体チップ（図 4 の符号 5 1）にマトリクス状に並べて形成された電荷蓄積電極（図 4 の符号 5 2）部分の拡大図である。

【0 0 0 8】

センサを構成するトランジスタ（図示しない）などの半導体素子が形成された基板 1 0 に、Ti などからなるバリアメタル 2 0 が形成される。このバリアメタル 2 0 の上層に、例えばアルミニウムなどからなる電荷蓄積電極 2 1 が、マトリクス状に配置されて、上記基板の半導体素子（図示しない）に接続するように形成される。電荷蓄積電極 2 1 を被覆して、パッシベーション膜などの絶縁保護膜 3 0 が形成される。

【0 0 0 9】

図 5（A）に示すように、指紋認識用半導体装置の指紋認識面上に指 7 が触れると、電荷蓄積電極 2 1 と、絶縁保護膜 3 0 と、指 7 との間でキャパシタが形成される。絶縁保護膜 3 0 は、キャパシタ絶縁膜の一部として機能する。上記構成において、各電荷蓄積電極 2 1 と指 7 との距離 d （例えば d_1 , d_2 ）は、指紋の凹凸 7 0 に応じて変動する。したがって、指紋センサを構成するマトリクス状

に並べて形成された各キャパシタの容量に差が生じるため、各電荷蓄積電極 2 1 に蓄積された電荷を基板 1 0 に形成されたトランジスタなどの半導体素子により読み出し、検出することで、指紋の認識を行うことが可能となる。

【0 0 1 0】

ここで、各電荷蓄積電極 2 1 は指紋認識用半導体装置の指紋認識面の単位セルを構成することになる。

上記電極 2 1 等が構成するキャパシタは、指が指紋認識面に接触していない状態では、指紋認識用半導体装置の指紋認識面の全ての単位セルにおいて $d = \infty$ となり、従って全ての単位セルで静電容量値 $C_s = 0$ となる。

【0 0 1 1】

一方、指が指紋認識面に接触している状態では、図 5 (B) に示すように、 n 番目の単位セルにおいて、電荷蓄積電極 2 1 と、絶縁保護膜 3 0 と、指 7 との間で静電容量値 C_{sn} のキャパシタが形成される。上記静電容量値 C_{sn} は、

$$C_{sn} = \epsilon \cdot \epsilon_0 \cdot S / d_n$$

と表される。ここで、 S は各電極のキャパシタに寄与する面積、 d_n は n 番目の単位セルの電極と指との間の距離（例えば d_1 , d_2 ）、 n は各単位セルの番号 ($n = 1, 2, \dots$) である。

【0 0 1 2】

上記各単位セルにおける静電容量値 C_{sn} を読み出す構成として、各単位セルの電荷蓄積電極 2 1 と、絶縁保護膜 3 0 と、指 7 との間で形成されるキャパシタは、例えばワード線 WL (WL_1 , WL_2 , ...) によりゲート制御されるトランジスタのソース・ドレイン拡散層に接続し、他方のソース・ドレイン拡散層はビット線 BL (BL_1 , BL_2 , ...) に接続し、さらにビット線 BL に静電容量値 C_B のキャパシタが接続している構成とする。

【0 0 1 3】

上記構成において、ビット線 BL に V_{cc} が印加された状態 (V_{cc} プレチャージ) で指が接触することにより、

$$\Delta V_n = [C_{sn} / (C_B + C_{sn})] \cdot V_{cc}$$

で表されるビット線 BL の電位変化が生じる。この電位変化 ΔV_n を各セルにお

いて検出することにより、各単位セル毎の静電容量値 C_{sn} を算出し、画像処理などを行って指紋の認識を行う。

【0014】

【発明が解決しようとする課題】

しかしながら、上記従来の指紋認識用半導体装置では、指が指紋認識面に接触するときに人体に帯電した静電気が上記電荷蓄積電極 52 (21) に放電し、電荷蓄積電極 52 (21) を通じて同一半導体基板上に形成された検出回路 (図 5 (B)) に大電流が流れて回路を破壊し、指紋認識用半導体装置としての機能を失わせてしまうという問題があった。

【0015】

一方指紋認識用半導体装置における表面の保護膜 53 (30) は、上記のように電極 52 (21) と、絶縁保護膜 53 (30) と、指 7 との間で形成されるキャパシタのキャンパシタ絶縁膜の一部として機能するので、静電気の放電による回路の損傷を抑制する目的で該絶縁保護膜 53 (30) の膜厚を厚くしたり、その材質を変更することは制限される。

【0016】

本発明は上記従来技術を考慮したものであって、指等が触れたときの静電耐圧を向上させた指紋認識用半導体装置の提供を目的とする。

【0017】

【課題を解決するための手段】

前記目的を達成するため、本発明では、電荷を蓄積する複数個の電極と、前記電極を被覆する保護膜と、前記電極の下部に形成され、前記電極のそれぞれに蓄積された電荷を読み出す複数個の半導体素子とを有する指紋認識用半導体装置において、前記電極と並列した位置に、該電極とは電氣的に独立して且つ前記電極よりも厚さの厚い静電気引き抜き用配線を備えたことを特徴とする指紋認識用半導体装置を提供する。

【0018】

この構成によれば、電荷を蓄積する複数個の電極とほぼ並列した位置に電氣的に分離して前記電極よりも厚い静電気引き抜き用配線が形成されるため、この静

電気引き抜き用配線が基板上で前記電極より上方に突出した構造になり、帯電した指等がこの基板に接近した場合に、静電気は電極に放電することなくこの電気引き抜き用配線側に放電する。これにより、電極に接続された半導体素子や回路が破壊されてその機能が失われることがなくなり、半導体装置としての静電耐圧が向上する。

【 0 0 1 9 】

特に、前述のような電荷蓄積電極に蓄積された電荷を読み出して指紋を検出する指紋認識用半導体装置においては、指紋認識面は指と接触して上記メカニズムで指紋を認識するため、樹脂で封止されることなく外界に露出しており、別の方法で静電耐圧を向上させることは極めて困難であるが、本発明によれば指紋認識の機能を損うことなく静電耐圧を向上させることができる。

【 0 0 2 0 】

好ましい構成例では、前記静電気引き抜き用配線の上面が、前記電極の上面とほぼ同じ厚さだけ前記保護膜で覆われたことを特徴としている。

【 0 0 2 1 】

この構成によれば、厚さの厚い静電気引き抜き用配線の上面と電極の上面がともに同じ厚さの保護膜で覆われる形状であるため、一度の製造プロセスで保護膜を形成することができ工数の低減させて簡単な製造プロセスで静電耐圧を向上させることができる。

【 0 0 2 2 】

別の好ましい構成例では、前記静電気引き抜き用配線の上面が、前記電極を覆う保護膜の上面とほぼ同一面でこの保護膜表面に露出していることを特徴としている。

【 0 0 2 3 】

この構成によれば、前記静電気引き抜き用配線の上面が保護膜の表面に露出するため、さらに積極的に指等からの静電気を静電気引き抜き用配線側に取込むことができ、さらに静電耐圧の向上が図られる。

【 0 0 2 4 】

別の好ましい構成例では、前記静電気引き抜き用配線の上部が、前記保護膜の

上面から突出して露出していることを特徴としている。

【0025】

この構成によれば、前記静電気引き抜き用配線の上部が保護膜の表面に突出して露出するため、さらに確実に指等からの静電気を静電気引き抜き用配線側に取り込むことができ、前記電極に接続されている半導体素子や回路が破壊される可能性を飛躍的に減ずることが可能になる。

【0026】

別の好ましい構成例では、前記静電気引き抜き用配線が、接地電位あるいは電源電位に固定されていることを特徴としている。

【0027】

この構成によれば、静電気引き抜き用配線に放電した電流が、同一基板上に形成された他の素子や回路側に流れることなく接地側あるいは電源側に逃されるため、同一基板上に形成された他の素子や回路を破壊することがなくなる。

【0028】

さらに別の好ましい構成例では、前記電極がマトリクス状に形成されるとともに前記静電気引き抜き用配線が前記電極の間に配置されていることを特徴としている。

【0029】

この構成によれば、マトリクス状の電極の間に前記静電気引き抜き用配線を網目状に配設することにより、この配線を基板上のマトリクス状電極間スペースに整合して効率よくコンパクトに配設できるとともに、電極の周囲を囲んで前記配線が形成されるため、ほぼ完全に電極に向かう放電を防ぐことができ電極に接続された素子や回路を確実に保護することができる。

【0030】

さらに別の好ましい構成例では、前記電荷を読み出す複数個の半導体素子として、前記電極が、ワード線にゲート制御されたトランジスタの一方のソース・ドレイン領域に接続し、前記トランジスタの他方のソース・ドレイン領域がビット線に接続していることを特徴としている。

【0031】

この構成によれば、トランジスタ回路を用いて、例えば指が接触することによるビット線の電位変化を検出して各単位セルごとの静電容量値を算出してこれを画像処理することにより、指紋認識を高精度で且つ高い信頼性で行うことができる。

【 0 0 3 2 】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。

図 1 は、本実施形態に係る静電容量式指紋センサを構成する指紋認識用半導体装置の断面図である。

【 0 0 3 3 】

本実施形態において、前述の図 5 に示したように、センサを構成するトランジスタなどの半導体素子が形成された基板 1 0 に T i あるいは T i / T i N / T i などの積層膜などからなるバリアメタル 2 0 が形成される。このバリアメタルの上に、例えばアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金などからなる電荷蓄積電極 2 がマトリクス状に配置されて、上記半導体素子（図示しない）に接続して形成される。さらにパッド電極 2 a がこの電荷蓄積電極 2 と同一工程で形成される。

【 0 0 3 4 】

電荷蓄積電極 2 およびパッド電極 2 a 上を被覆して、パッシベーション膜などの絶縁保護膜 3 が形成され、パッド電極 2 a の上面には開口部が形成される。以上のようにして、電荷蓄積電極 2 がマトリクス状に並べられた領域を指紋認識面とする指紋認識用半導体チップ 1 が形成される。

【 0 0 3 5 】

上記指紋認識用半導体チップ 1 が、リード 5 を有するリードフレームの不図示のダイパッド上に固定され、パッド電極 2 a とリード 5 とがワイヤボンディング 4 により接続される。

【 0 0 3 6 】

上記指紋認識用半導体チップ 1 の指紋認識面（上面）を露出させながら、指紋認識用半導体チップ 1 とリード 5 とを接続するワイヤボンディング 4 部分が例え

ば熱硬化樹脂などからなるモールド樹脂 6 により封止される。

【0037】

次に、上記指紋認識用半導体装置の動作について説明する。

指紋認識の動作原理自体は、実質上従来技術と同じであり、図 5 を用いて説明する。

図 5 (A) は指紋認識用半導体装置のマトリクス状電荷蓄積電極 2 1 (図 1 では符号 2 で示す) 部分の拡大図である。

【0038】

センサを構成するトランジスタ (図示しない) などの半導体素子が形成された基板 1 0 に、Ti などからなるバリアメタル 2 0 が形成される。このバリアメタル 2 0 の上層に、例えばアルミニウムなどからなる電荷蓄積電極 2 1 が、マトリクス状に配置されて、上記基板の半導体素子 (図示しない) に接続するように形成される。電荷蓄積電極 2 1 を被覆して、パッシベーション膜などの絶縁保護膜 3 0 が形成される。

【0039】

図 5 (A) に示すように、指紋認識用半導体装置の指紋認識面上に指 7 が触れると、電荷蓄積電極 2 1 と、絶縁保護膜 3 0 と、指 7 との間でキャパシタが形成される。絶縁保護膜 3 0 は、キャパシタ絶縁膜の一部として機能する。上記構成において、各電荷蓄積電極 2 1 と指 7 との距離 d (例えば d_1 , d_2) は、指紋の凹凸 7 0 に応じて変動する。したがって、指紋センサを構成するマトリクス状に並べて形成された各キャパシタの容量に差が生じるため、各電荷蓄積電極 2 1 に蓄積された電荷を基板 1 0 に形成されたトランジスタなどの半導体素子により読み出し、検出することで、指紋の認識を行うことが可能となる。

【0040】

ここで、各電荷蓄積電極 2 1 は指紋認識用半導体装置の指紋認識面の単位セルを構成することになる。

上記電極 2 1 等が構成するキャパシタは、指が指紋認識面に接触していない状態では、指紋認識用半導体装置の指紋認識面の全ての単位セルにおいて $d = \infty$ となり、従って全ての単位セルで静電容量値 $C_s = 0$ となる。

【0041】

一方、指が指紋認識面に接触している状態では、図5（B）に示すように、 n 番目の単位セルにおいて、電荷蓄積電極21と、絶縁保護膜30と、指7との間で静電容量値 C_{sn} のキャパシタが形成される。上記静電容量値 C_{sn} は、

$$C_{sn} = \epsilon \cdot \epsilon_0 \cdot S / d_n$$

と表される。ここで、 S は各電極のキャパシタに寄与する面積、 d_n は n 番目の単位セルの電極と指との間の距離（例えば d_1 、 d_2 ）、 n は各単位セルの番号（ $n=1, 2, \dots$ ）である。

【0042】

上記各単位セルにおける静電容量値 C_{sn} を読み出す構成として、各単位セルの電荷蓄積電極21と、絶縁保護膜30と、指7との間で形成されるキャパシタは、例えばワード線 WL （ WL_1 、 WL_2 、 \dots ）によりゲート制御されるトランジスタのソース・ドレイン拡散層に接続し、他方のソース・ドレイン拡散層はビット線 BL （ BL_1 、 BL_2 、 \dots ）に接続し、さらにビット線 BL に静電容量値 C_B のキャパシタが接続している構成とする。

【0043】

上記構成において、ビット線 BL に V_{cc} が印加された状態（ V_{cc} プレチャージ）で指が接触することにより、

$$\Delta V_n = [C_{sn} / (C_B + C_{sn})] \cdot V_{cc}$$

で表されるビット線 BL の電位変化が生じる。この電位変化 ΔV_n を各セルにおいて検出することにより、各単位セル毎の静電容量値 C_{sn} を算出し、画像処理などを行って指紋の認識を行う。

【0044】

上記のように動作する指紋認識用半導体装置において、本発明の特徴となる第1の実施の形態について図1を用いて説明する。

本実施形態においては、電荷蓄積電極2と横方向に並列した位置に（この例では下面側の位置を揃えて）、この電荷蓄積電極2より厚さの厚い静電気引き抜き用配線301が形成される。この静電気引き抜き用配線301は電荷蓄積電極2とは電氣的に独立して形成される。

【 0 0 4 5 】

電荷蓄積電極 2 と、この電荷蓄積電極 2 より膜厚の厚い静電気引き抜き用配線 3 0 1 およびパッド電極 2 a を被覆して、パッシベーション膜などの絶縁保護膜 3 が形成され、パッド電極 2 a の上面には開口部が形成される。他の部分は、従来技術（図 4）と同じである。

【 0 0 4 6 】

本実施形態の指紋認識用半導体装置は、たとえば以下のようにして製造することができる。

まず、半導体基板に読み出し回路となるトランジスタなどの半導体素子を形成した後、該半導体基板上に例えば、スパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を約 $1.5 \mu\text{m}$ の厚さに堆積させる。

【 0 0 4 7 】

次に、フォトリソグラフィ工程により、静電気引き抜き用配線および少なくとも 1 つのパッド電極パターンのレジスト膜をパターン形成し、R I E（反応性イオンエッチング）などのエッチングを施して、アルミニウムなどからなる静電気引き抜き用配線を、後工程でマトリクス状に並ぶようにパターンニング形成される電荷蓄積電極の間に位置するように形成する。これとともに、該静電気引き抜き用配線に接続した形状で少なくとも 1 つのパッド電極を同時に形成する。

【 0 0 4 8 】

次に、前記半導体素子に接続するように、例えばスパッタリング法により T i 層あるいは T i / T i N / T i などの積層膜を成膜し、さらにスパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を例えばトータル膜厚が約 $0.5 \mu\text{m}$ になるように堆積させる。

【 0 0 4 9 】

次に、フォトリソグラフィ工程により、前記静電気引き抜き用配線および少なくとも 1 つのパッド電極と、電荷蓄積電極および信号取り出し用などのパッド電極のパターンのレジスト膜をパターン形成し、R I E（反応性イオンエッチング）などのエッチングを施して、T i 層などのバリアメタル層とアルミニウムな

どからなる積層膜を前記静電気引き抜き用配線および少なくとも1つのパッド電極上に残存させるとともに、それ以外の領域に電荷蓄積電極および信号取り出し用などのパッド電極をマトリクス状に並ぶようにパターンニング形成する。

【0050】

次に、たとえばCVD (Chemical Vapor Deposition) 法などにより、窒化シリコンあるいは酸化シリコンの積層膜などの絶縁膜を約1 μ mの厚さに堆積させ、絶縁保護膜3を形成する。この絶縁保護膜3に、パッド電極2aを露出させる開口部をパターン形成する。この後、ダイシング処理などを施して、指紋認識用半導体チップ1を形成する。

【0051】

次に、予め準備したリードフレームのダイパッド上に、例えば熱硬化性樹脂をディスペンサなどにより供給し、次にコレットなどにより上記指紋認識用半導体チップ1をダイパッド上にマウントし、加熱処理により樹脂を硬化させて、半導体チップを固着する。

【0052】

次に、例えば金線などを用いたワイヤボンディング4により半導体チップ1のパッド電極2aと銀メッキ処理などが施されたリード5とを結線する。

【0053】

次に、指紋認識用半導体チップの指紋認識面を露出させながら、たとえば熱硬化性樹脂からなる封止用モールド樹脂6により半導体チップ1およびワイヤボンディング4をモールド封止する。

【0054】

次に、封止樹脂のバリ取り処理を行った後、外装処理としてリードを含めて組み立て用リードフレーム全体に半田メッキ処理などを施し、さらに樹脂封止された状態のパッケージをリードフレームの枠から切り離し（トリミング工程）、リードを所望の形態に折り曲げて（フォーミング工程）、所望の指紋認識用半導体装置とする。

【0055】

上記工程により製造した指紋認識用半導体装置によれば、指紋認識面となる表

面に静電気が帯電した指もしくはその他の物質が接近した場合、厚さ約 $0.5 \mu\text{m}$ の電荷蓄積電極 2 に比べて厚さ約 $2 \mu\text{m}$ の静電気引き抜き用配線 3 0 1 が指紋認識面の上方に飛び出した構造になっているので、静電気は電荷蓄積電極 2 ではなく静電気引き抜き用配線 3 0 1 に放電する。前述のように、静電気引き抜き用配線 3 0 1 は直接パッド電極 2 a に接続されているので、放電した電流は該パッド電極 2 a からワイヤボンディング 4 を通じて直接該指紋認識用半導体装置の外部に引き抜かれるので、該指紋認識用半導体装置の内部に作り込まれた前記半導体素子や回路を破壊することはない。

【 0 0 5 6 】

特に、電荷蓄積電極に蓄積された電荷を読み出して指紋を認識する指紋認識用半導体装置においては、指紋認識面は樹脂で封止されることなく外部に露出しており、外部の静電気の脅威に晒されているだけではなく、指紋認識装置としての性格上指が直接その指紋認識面に接触するが、上記の製造方法により形成された構造の指紋認識装置とすることにより、静電気の放電電流が指紋認識装置の内部回路に流れ込むのを防止でき、静電気によってその機能が破壊されることを防止できる。

【 0 0 5 7 】

次に、本発明の第 2 の実施形態を図 2 を用いて説明する。

指紋認識装置としての機能については上記第 1 の実施形態と同じであるので、本発明の特徴とする静電気引き抜き用配線に関してのみ以下に記述する。

【 0 0 5 8 】

本実施形態においては、電荷蓄積電極 2 と横方向に並列した位置に（この例では下面側の位置を揃えて）、この電荷蓄積電極 2 より厚さの厚い静電気引き抜き用配線 4 0 1 が形成される。この静電気引き抜き用配線 4 0 1 は電荷蓄積電極 2 とは電氣的に独立して形成される。

【 0 0 5 9 】

電荷蓄積電極 2 およびパッド電極 2 a を被覆して、パッシベーション膜などの絶縁保護膜 4 0 2 が形成され、パッド電極 2 a の上面には開口部が形成される。このとき、パッシベーション膜などの絶縁保護膜 4 0 2 の電極 2 の上面側の膜厚

は、この電極 2 より膜厚の厚い静電気引き抜き用配線 4 0 1 の膜厚と電荷蓄積電極 2 の膜厚の差に等しい。すなわち、電荷蓄積電極 2 より膜厚の厚い静電気引き抜き用配線 4 0 1 の上面は、保護膜 4 0 2 の表面に露出している。他の部分は、第 1 の実施形態（図 1）と同じである。

【0060】

本実施例の指紋認識用半導体装置は、たとえば以下のようにして製造することができる。

まず、半導体基板に読み出し回路となるトランジスタなどの半導体素子を形成した後、該半導体基板上に例えば、スパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を約 1.5 μm の厚さに堆積させる。

【0061】

次に、フォトリソグラフィ工程により、静電気引き抜き用配線および少なくとも 1 つのパッド電極パターンのレジスト膜をパターン形成し、R I E（反応性イオンエッチング）などのエッチングを施して、アルミニウムなどからなる静電気引き抜き用配線を、後工程でマトリクス状に並ぶようにパターンニング形成する電荷蓄積電極の間に位置するように形成する。これとともに、該静電気引き抜き用配線に接続した形状で少なくとも 1 つのパッド電極を同時に形成する。

【0062】

次に、前記半導体素子に接続するように、例えばスパッタリング法により T i 層あるいは T i / T i N / T i などの積層膜を成膜し、さらにスパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を例えばトータル膜厚が約 0.5 μm になるように堆積させる。

【0063】

次に、フォトリソグラフィ工程により、前記静電気引き抜き用配線および少なくとも 1 つのパッド電極と、電荷蓄積電極および信号取り出し用などのパッド電極のパターンのレジスト膜をパターン形成し、R I E（反応性イオンエッチング）などのエッチングを施して、T i 層などのバリアメタル層とアルミニウムなどからなる積層膜を前記静電気引き抜き用配線および少なくとも 1 つのパッド電

極上に残存させるとともに、それ以外の領域に電荷蓄積電極および信号取り出し用などのパッド電極をマトリクス状に並ぶようにパターンニング形成する。

【0064】

次に、例えばCVD (Chemical Vapor Deposition) 法などにより、窒化シリコンあるいは酸化シリコンの積層膜などの絶縁膜を約 $3\ \mu\text{m}$ の厚さに堆積させ、これをCMP (Chemical Mechanical Polishing) により前記静電気引き抜き用配線が露出するまで表面ポリッシュして絶縁保護膜402を形成する。その後、この絶縁保護膜402にパッド電極2aを露出させる開口部をパターン形成する。その後の製造工程は、第1の実施形態と同じである。

【0065】

上記第2の実施形態による指紋認識用半導体装置によれば、指紋認識面となる表面に静電気が帯電した指もしくはその他の物質が接近した場合、厚さ約 $0.5\ \mu\text{m}$ の電荷蓄積電極に比べて厚さ約 $2\ \mu\text{m}$ の静電気引き抜き用配線が指紋認識面の上方に飛び出した構造になり、しかも該静電気引き抜き用配線が該指紋認識用半導体装置の表面に露出しているので、静電気は電荷蓄積電極ではなく静電気引き抜き用配線に放電する。(表面に露出している分だけ、第1の実施形態よりも大きい静電気引き抜き効果がある。)

上記説明のように、静電気引き抜き用配線401は直接パッド電極2aに接続されているので、放電した電流は該パッド電極2aからワイヤボンディング4を通じて直接該指紋認識用半導体装置の外部に引き抜かれる。したがって、放電電流が、該指紋認識用半導体装置内に作り込まれた前記半導体素子や回路を破壊することはない。

【0066】

また、指紋を認識する上で指がグランド電位になっていることが望まれるが、該静電気引き抜き用配線をグランド電位にしておくことで、該指紋認識用半導体装置の指紋認識面に接触した指は同時に該静電気引き抜き用配線に接触するので確実に指の電位をグランド電位にすることができる。

【0067】

次に、本発明の第3の実施形態を図3を用いて説明する。

指紋認識装置としての機能については上記第 1 の実施形態と同じであるので、本発明の特徴とする静電気引き抜き用配線に関してのみ以下に記述する。

【0068】

本実施形態においては、電荷蓄積電極 2 と横方向に並列した位置に（この例では下面側の位置を揃えて）、この電荷蓄積電極 2 より厚さの厚い静電気引き抜き用配線 5 0 1 が形成される。この静電気引き抜き用配線 5 0 1 は電荷蓄積電極 2 とは電氣的に独立して形成される。

【0069】

電荷蓄積電極 2 およびパッド電極 2 a を被覆して、パッシベーション膜などの絶縁保護膜 5 0 2 が形成され、パッド電極 2 a の上面には開口部が形成される。この実施形態では、電荷蓄積電極 2 より膜厚の厚い静電気引き抜き用配線 5 0 1 の上部が絶縁保護膜 5 0 2 の表面より突出している。他の部分は、第 2 の実施形態（図 2）と同じである。

【0070】

本実施例の指紋認識用半導体装置は、たとえば以下のようにして製造することができる。

まず、半導体基板に読み出し回路となるトランジスタなどの半導体素子を形成した後、該半導体基板上に例えば、スパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を約 $1.5\mu\text{m}$ の厚さに堆積させる。

【0071】

次に、フォトリソグラフィ工程により、静電気引き抜き用配線および少なくとも 1 つのパッド電極パターンのレジスト膜をパターン形成し、R I E（反応性イオンエッチング）などのエッチングを施して、アルミニウムなどからなる静電気引き抜き用配線を、後工程でマトリクス状に並ぶようにパターンニング形成する電荷蓄積電極の間に位置するように形成する。これとともに、該静電気引き抜き用配線に接続した形状で少なくとも 1 つのパッド電極を同時に形成する。

【0072】

次に、前記半導体素子に接続するように、例えばスパッタリング法により T i

層あるいはTi/TiN/Tiなどの積層膜を成膜し、さらにスパッタリング法によりアルミニウムあるいはアルミニウムシリサイドなどのアルミニウム合金を例えばトータル膜厚が約0.5 μ mになるように堆積させる。

【0073】

次に、フォトリソグラフィ工程により、前記静電気引き抜き用配線および少なくとも1つのパッド電極と、電荷蓄積電極および信号取り出し用などのパッド電極のパターンのレジスト膜をパターン形成し、RIE（反応性イオンエッチング）などのエッチングを施して、Ti層などのバリアメタル層とアルミニウムなどからなる積層膜を前記静電気引き抜き用配線および少なくとも1つのパッド電極上に残存させるとともに、それ以外の領域に電荷蓄積電極および信号取り出し用などのパッド電極をマトリクス状に並ぶようにパターンニング形成する。

【0074】

次に、例えばCVD（Chemical Vapor Deposition）法などにより、窒化シリコンあるいは酸化シリコンの積層膜などの絶縁膜を約3 μ mの厚さに堆積させ、これをCMP（Chemical Mechanical Polishing）により前記静電気引き抜き用配線が露出するまで表面ポリッシュして絶縁保護膜502を形成する。その後、この絶縁保護膜502にパッド電極2aを露出させる開口部をパターン形成する。ここまでは、前記第2の実施形態と同じである。

【0075】

次に、前記絶縁保護膜502の上面全体を約0.5 μ mたとえばRIEでエッチングする。すると、図2に対して絶縁保護膜の膜厚が約0.5 μ m薄くなるので、前記静電気引き抜き用配線501の上部が、絶縁保護膜502よりその薄くなった分の約0.5 μ m突出する。その後の製造工程は第1の実施形態と同じである。

【0076】

上記第3の実施形態による指紋確認用半導体装置によれば、指紋認識面となる表面に、静電気が帯電した指もしくはその他の物質が接近した場合、該静電気引き抜き用配線501が指紋認識面の上方に露出して飛び出した構造になるので、確実に静電気が電荷蓄積電極2ではなく静電気引き抜き用配線501に放電する

。したがって、放電した静電気が該指紋認識用半導体装置内に作り込まれた前記半導体素子や回路を破壊することはない。

【0077】

さらに、該静電気引き抜き用配線 5 0 1 が指紋認識面の上方に露出して飛び出した構造となっているので、該静電気引き抜き用配線をグランド電位にしておくことで、該指紋認識用半導体装置の指紋認識面に接触した指が確実に該静電気引き抜き用配線に接触してグランド電位になり、安定して確実に指紋認識を行うことができる。

【0078】

【発明の効果】

以上説明したように、本発明では、電荷を蓄積する複数個の電極とほぼ並列した位置に電氣的に分離して前記電極よりも厚い静電気引き抜き用配線が形成されるため、この静電気引き抜き用配線が基板上で前記電極より上方に突出した構造になり、帯電した指等がこの基板に接近した場合に、静電気は前記電極に放電することなくこの静電気引き抜き用配線側に引き込まれて放電する。これにより、前記電極に接続された半導体素子や回路が破壊されてその機能が失われることがなくなり、静電耐圧の十分に高い指紋認識用半導体装置が得られる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態に係る指紋認識用半導体装置の断面図。

【図 2】 本発明の第 2 の実施形態に係る指紋認識用半導体装置の断面図。

【図 3】 本発明の第 3 の実施形態に係る指紋認識用半導体装置の断面図。

【図 4】 従来例に係る指紋認識用半導体装置の断面図。

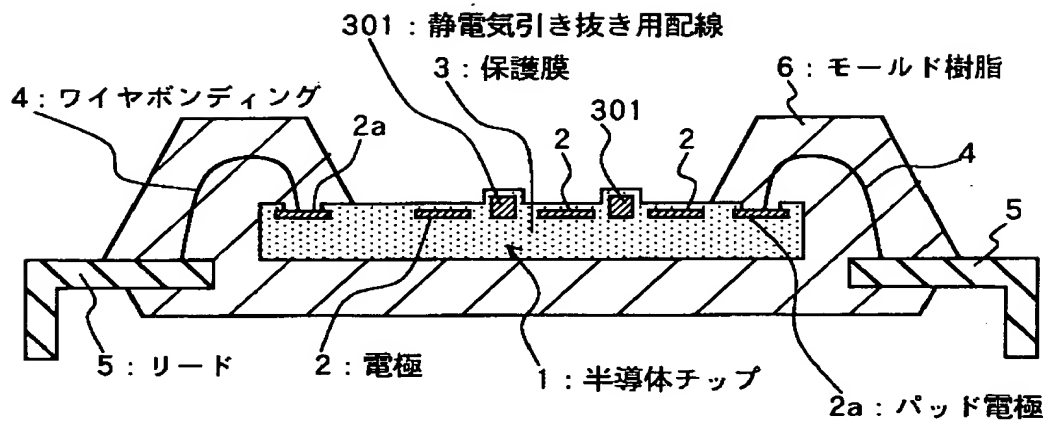
【図 5】 指紋識別動作の原理説明図。

【符号の説明】

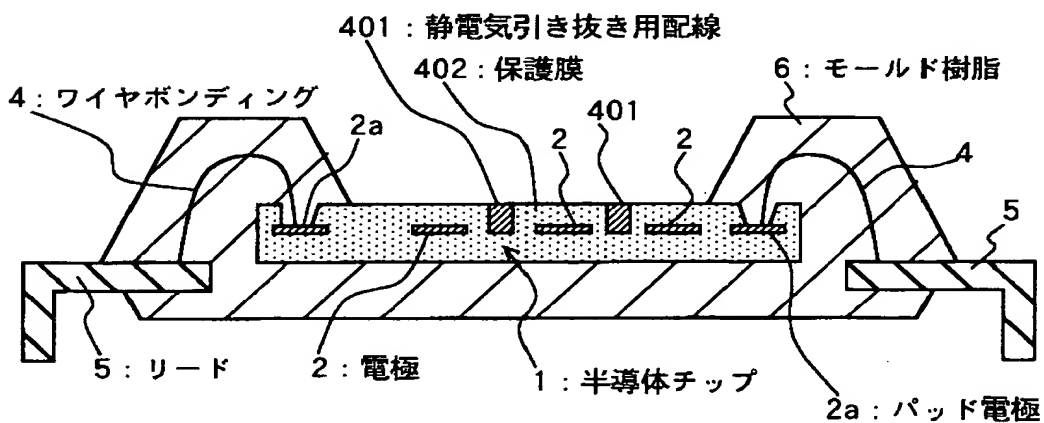
1, 5 1 : 半導体チップ、2, 2 1, 5 2 : 電荷蓄積電極、
2 a, 5 2 a : パッド電極、3, 3 0, 5 3, 4 0 2, 5 0 2 : 保護膜、
4, 5 4 : ワイヤボンディング、5, 5 5 : リード、
6, 5 6 : モールド樹脂、7 : 指、1 0 : 基板、2 0 : バリアメタル、
7 0 : 指紋の凹凸、3 0 1, 4 0 1, 5 0 1 : 静電気引き抜き用配線

【書類名】 図面

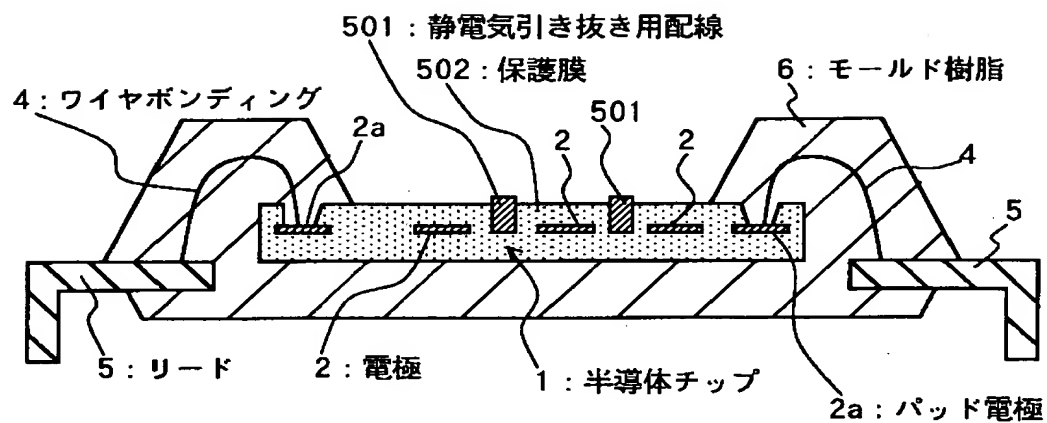
【図 1】



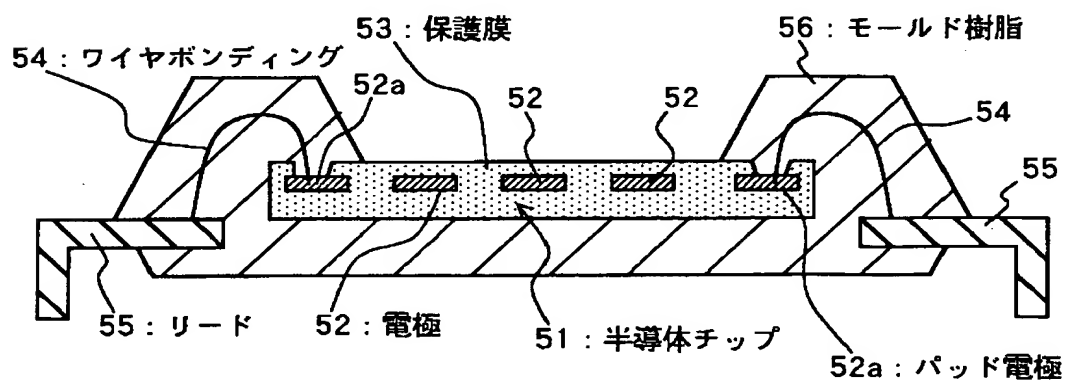
【図 2】



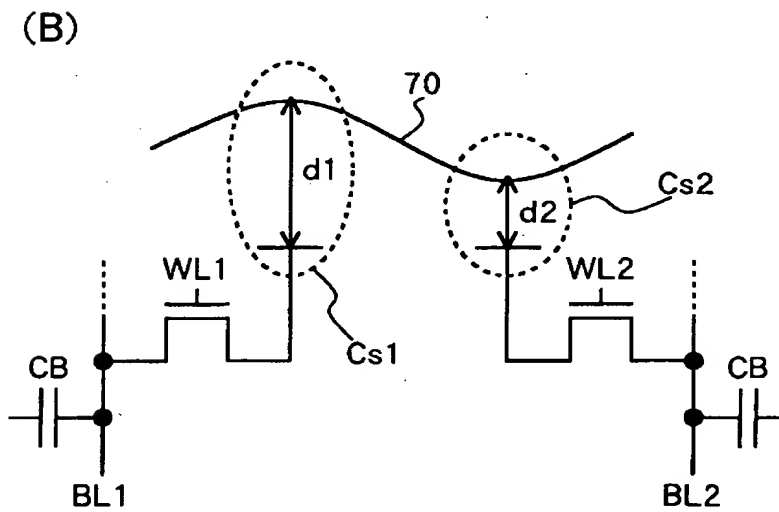
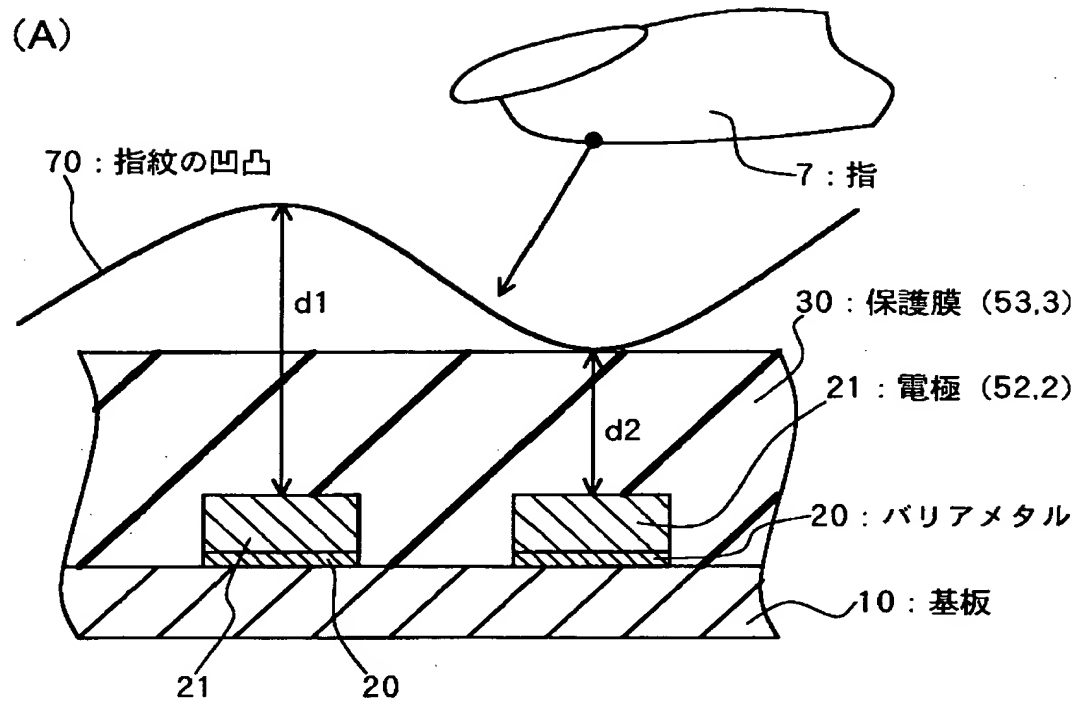
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 指等が触れたときの静電耐圧を向上させた指紋認識用半導体装置を提供する。

【解決手段】 電荷を蓄積する複数個の電極 2 と、前記電極 2 を被覆する保護膜 3 と、前記電極の下部に形成され、前記電極のそれぞれに蓄積された電荷を読み出す複数個の半導体素子とを有する指紋認識用半導体装置において、前記電極 2 と並列した位置に、該電極 2 とは電氣的に独立して且つ前記電極よりも厚さの厚い静電気引き抜き用配線 3 0 1 を備えた。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社